

电磁兼容简介与目的

什么叫电磁兼容性（Electromagnetic Compatibility, EMC）？这可由两个方面来说明（如图 1-1 所示）：一方面是电磁干扰，即任何数字组件本身在做逻辑状态切换的时候会对周围产生电磁场影响，而这样的电磁场影响就是所谓的噪声源（Source），所以必须考虑到任何不同产品的类别，不同产品类别会因为设计的技术和使用的工程技术与组件特性不同致使产生的频率和强度不同；另一方面是电磁耐受或免疫力（抗扰力），电磁耐受就是有些系统、产品或零件无法抵挡外部环境的电磁噪声以及很多必要的无线通信与广播能量，因为对某些使用者而言，那些是有用的信号，但对未使用到或不需该无线信号的人而言，就会形成干扰噪声。

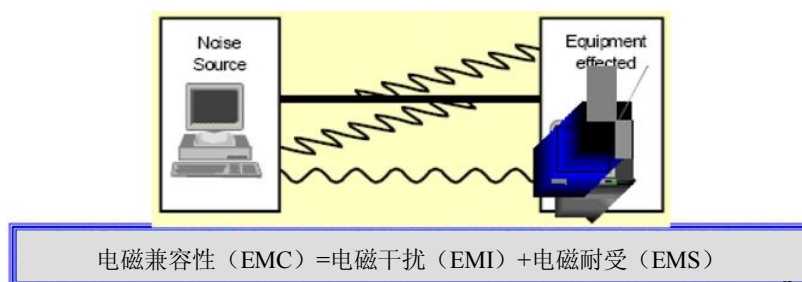


图 1-1 电磁兼容的含义

所以 EMC 的含义就是：了解自己所设计的东西一定会产生噪声，这个噪声用在什么场合和什么情境之下会干扰其他的组件、产品、设备，以至于令其产生误动作；清楚这样的设备或使用者，也同样会处在不同的电磁环境之下，因此要了解这个地方所产生的电磁场（包括自然界的雷击、静电等）或者它的供应电压电流可能并不稳定会不会对系统或电路造成操作上的影响，就要进行电磁耐受性防护。

由于任何系统在进行信号沟通的时候，不管是通过有线还是无线方式都一定需要耦合或传输路径，因此国际电通协会谈到，设备应能够在它欲使用的环境下正常运行，该设备欲使用的可能是工业环境、汽车环境、航天环境、医疗环境等，而在这些环境下本来就存在一些电磁

场, 这样的电磁场会不会对设备性能造成影响就是电磁耐受性 (EMS), 因此对各种使用环境下的产品都有 EMC 规格要求, 而且各个不同地区所要求的规格等级会有不同, 例如由于美国中西部气候干燥, 因此对静电的要求等级就很严格, 而北欧国家对太阳黑子和极光的电磁噪声要求很严格, 部分大陆地区则会因为产业发展迅速, 因此针对电源稳定性要求就很严格。

此外, 系统在环境里运行会不会造成周围其他对象的误动作, 这就是电磁干扰的问题, 而只要有电压电流的变化, 便一定会产生电场与磁场, 所以电磁兼容性 (EMC) 不是要抑制所有的电磁噪声, 而是要通过设计规划达到电子电路运作的可兼容并蓄、不会彼此严重影响的目的。所以 EMC 技术涵盖的范围很大, 其对象可以是一辆车、一个组件、一个模块、一块 IC, 甚至可以只是 IC 内部的一个功能区块, 终极的 EMC 目标就是希望 IC 内部的功能区块能和平相处而不会产生误动作, 使该 IC 达到要求的规格, 那也就会衍生出系统内部干扰的问题, 称为 Self EMC 或 Intra-EMC, 系统内部干扰讨论的也是载台噪声 (Platform Noise), 例如当无线通信装置内部的数字组件启动之后, 该组件产生的电磁噪声的水平是否太高, 以至当接收外部的通信信号时, 因为信噪比 (S/N ratio) 变差, 以致严重影响通信效果; 另外还有系统间 (Inter System) 干扰问题, 其目的即在保护消费者能在室内环境中正常地使用设备, 目前的 EMC 标准即是针对此类产品, 也就是确保系统与系统之间能正常运作, 如投影机、计算机、灯具等在使用时会不会对其他的投影机、计算机、灯具造成干扰影响, 而 Intra-System 问题就是研究在无线通信装置或是汽车内部, 因有非常多不同的模块与组件并存, 彼此之间会不会有效能影响, 所以我们讨论 EMC 就必须从一个系统整合的角度来看, 小到一块功能 IC 的功能区块大到一架飞机都是如此, 因此 EMC 范畴就是当使用各式电机电子产品时, 由于势必会产生不同层次的电磁扰动, 以及不管是人为造成还是自然造成 (雷击、闪电、静电) 的环境, 为防止产品彼此间有所干扰, 所以就有很多相关的测试标准与规范应运而生。

一般来说, 电磁兼容是定义一个电子系统或组件能工作在恰当的电磁环境中, 而不是在不正常的干扰环境中而遭遇失效或性能恶化, 这也是为什么电磁兼容对于产业 (尤其是电子科技与无线通信产业) 如此重要的原因。举例来说, 当笔记本电脑功能越来越强的同时也在内部加入许多无线通信模块, 有 Wi-Fi 模块、Bluetooth 模块、GPS 模块等, 由于除了高速的中央处理器与内存等高速数字电路组件都是严重的干扰源外, LCD 与 CCD 等影像信号传输线路也都是明显的 EMI 干扰源; 而随着无线通信接收电路的高敏感度、大吞吐率 (Throughput) 以及智能汽车电子系统的安全性要求, 使得相对装置数量逐渐增加而设计也变得更为复杂, 如果没有考虑到数字系统载台噪声 (Platform noise) 与各射频系统模块共存 (RF coexist) 问题, 那么在系统整合完成后所面临的电磁兼容性问题将会使整个产品开发进度受到极大的考验与延误。因此, 为达到无线通信系统较高传输速率或较远传输距离 (大覆盖率) 与较低噪声水平的要求, 以及强化智能汽车电子系统的安全性, 利用系统整合概念, 通过问题的原因分析及 EMC 设计改善方法, 以降低制造成本、改善通信质量及强化电子产品效能等就成为本书的主要目的。

1-1 电磁兼容的现象

现代生活中, 除了自然界的电磁干扰现象外, 电子科技的普及化带来了各种人为的电气噪声, 也导致更复杂的电磁环境。

随着第三代 3G 移动通信的普及与第四代 4G 移动通信的发展及基站的布建,使用智能手机、平板电脑上网已经成为人们的生活习惯,同时科技产业积极推广的智慧生活更使得未来连汽车、电视、冰箱也都可以直接上网,随时随地交换环境信息并彻底改变生活形态。此外,随着智能运输系统与车联网的发展趋势,无线技术的应用更使环境电磁波的效应与环保问题更加严重。

伴随着移动通信的使用需求越来越大,数据传送接收速度的要求越来越快,无线通信接收电路对高灵敏度的要求也益趋严苛,因此除了各国电信主管部门持续对无线通信装置进行传统的辐射功率(如 ERP、EIRP 等)与频宽等要求,以避免造成通信系统间彼此干扰外,相关的组织(如 CTIA、PTCRB 等)与厂商也开始对无线通信装置的天线机构与电磁兼容性效应进行性能上的规范(如 TRP、TIS、Throughput)以提升通信系统的效能。然而对于所有电子电气设备或装置而言,当设备间相互联通或置于邻近的位置时,所有的电子电气设备或装置都会因电磁效应而相互影响,如洗衣机或架空的电力线路可能因运作时产生的电磁波而影响附近的电视机或收音机的接收质量,如图 1-2 所示。一般家庭里处处充斥着会产生电磁噪声的电子产品,其中有小至电动牙刷大至日常生活所使用的智能手机、平板电脑、笔记本电脑、电动工具、LED 灯的控制器和一些未经测试认可的有问题的电子设备。此外,值此无线通信系统已发展成熟,而且嵌入数字应用电路在各种电子产品的时刻,未来生活环境中将有更多高速传输的无线通信产品相互连接,在寻求生活的便利性时却可能因为其他电子产品所发射的电磁波噪声造成信号错误,进而导致产品的功能无法正常使用。因此,当多个无线装置同时运作而导致产品无法顺利接收正确信号或是无线装置在互联之间所传送的信号与对应装置所能接收的是不同频率,在为了使两者能互相连接而需要转换频率所造成的噪声导致传输信号失真时,将使得原本的应用装置功能失效,为了促进产业发展及保护消费者,世界各国政府、技术组织与产业联盟纷纷建立相关的电磁兼容性规范,以建立电子与无线通信科技产业的符合性认证体系。

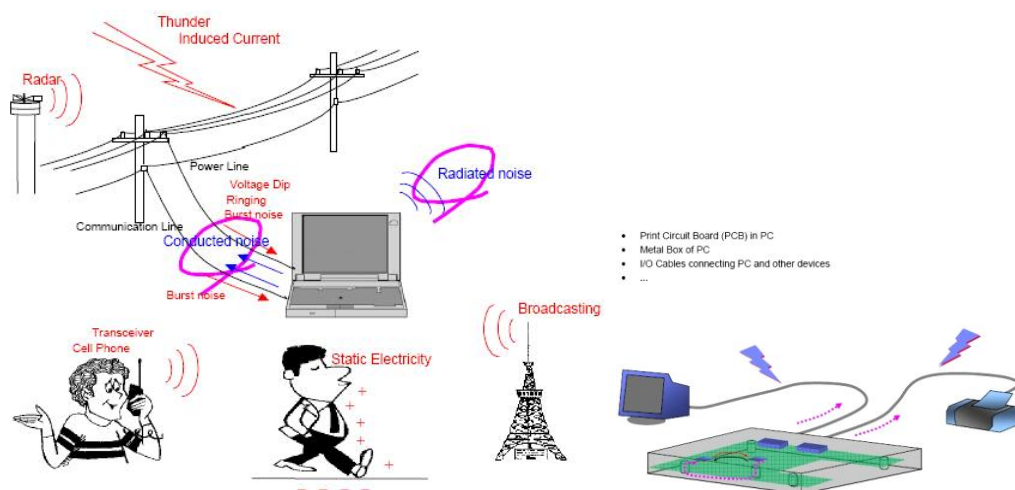


图 1-2 生活与计算机周遭的 EMI 现象

要了解电机电子产品与系统的电磁兼容性问题和相关测试标准法规,我们先要从分析形成电磁干扰现象的基本要素出发,而这些组成要素与相关的干扰能量传输机制也就是相关标准

法规与测试方法的基础。由干扰源发射的电磁能量，经过耦合路径传输到对电磁噪声会有敏感响应的设备，这个过程称为电磁干扰效应。因此，形成电磁干扰的现象必须同时具备三个基本要素（如图 1-3 所示）：干扰源、耦合路径和噪声受体。

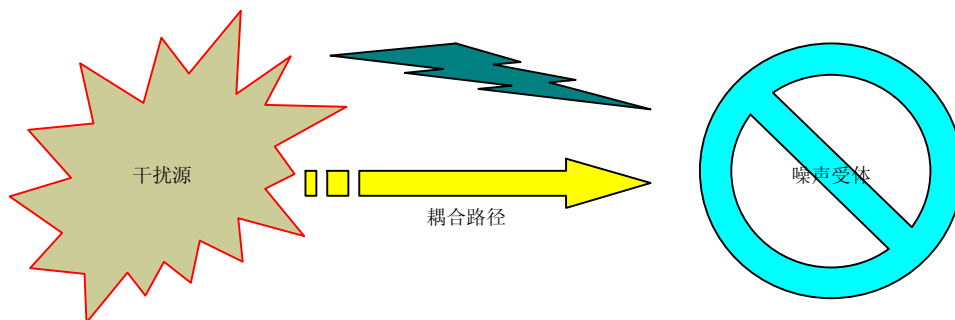


图 1-3 电磁兼容现象的组成要素

（1）干扰源（或噪声源）。

任何形式的自然雷击与静电现象或人为电能装置所发射的电磁能量，可能使共享同一环境的人或其他生物受到伤害，或使其他设备系统或装置系统发生电磁危害，导致性能降低或失效，这种自然现象或电子装置就称为干扰源或噪声源。如果是航天设备则要考虑宇宙射线及太阳黑子，以及穿过大气层时产生的摩擦放电等干扰现象。不管是静电还是雷击或无线通信等干扰源，其频谱特性都是不相同的，而无线通信则比较简单，因为容易确认通信或广播系统的电磁特性，因此若知道产品操作环境很靠近干扰源，针对雷达、无线通信以及广播电台只要做好滤波与屏蔽即可阻挡噪声干扰，但是静电、雷击以及快速瞬时脉冲等瞬时干扰能量较大，其干扰波形经过傅里叶转换形成宽带分布，所以很难仅用滤波与屏蔽来加以抑制。一般信息类产品的电磁噪声如图 1-4 所示。

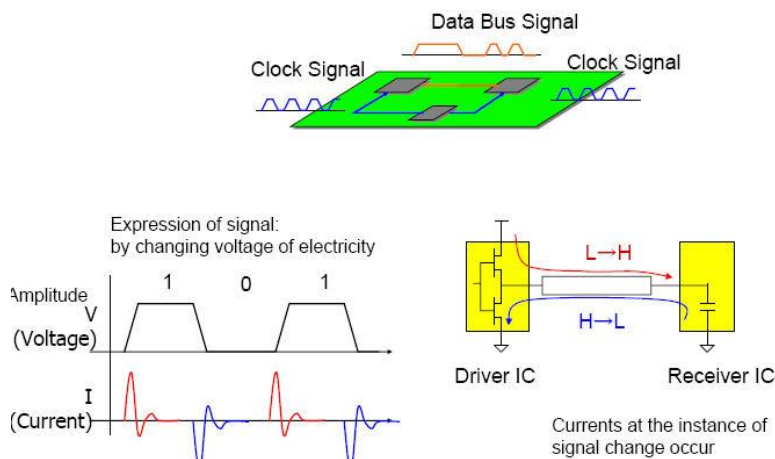


图 1-4 计算机内部 PCB 上数字信号的噪声

其中有传送到驱动器与负载元件的高速频率信号，以便使驱动电路（Driver）与接收负载（Receiver Load）两端元件进行同步，以及由发射端的驱动电路（Driver）传送到负载端的真正有用信号。而从数字电路几乎都是以反相器（Inverter）来看，目前的 IC 可能是由几亿个或

几千万个反相器所组成，而数字逻辑 IC 的等效输入电路就是一个电容，其在状态 LOW 时 P-MOS 开启而 N-MOS 关闭，负载经由电源充电，而在状态 HIGH 时 P-MOS 关闭 N-MOS 开启，负载经由接地放电，因为互补式金氧半 CMOS 反相器在稳态时并没有把电源及接地连接在一起，所以一般都非常省电，但是当状态转换时则会因其间的 P-MOS 与 N-MOS 同时在极短时间内开启，所以瞬间产生极大的噪声电流，而形成明显的干扰源。

（2）耦合路径。

耦合路径即传输电磁干扰能量的通路或媒介，它可以是经由导体传输干扰电压或电流的传导路径，或是因电压及电流于电路装置结构激发电场与磁场或电磁场后经由空气辐射的辐射路径，而这两者是由干扰源的频率分布所决定的。任何的系统与外界沟通，不管是通过有线还是无线方式都一定会有暴露的途径，而要有效解决路径的干扰耦合，高频问题可以用电磁波方式解决（屏蔽），低频则可用滤波的方式加以解决。

（3）噪声受体（敏感电路或被干扰者）。

噪声受体是指当受到干扰源所发射的电磁能量的作用时会受到生理性伤害的人或其他生物，以及敏感设备会因为发生电磁危害导致性能降低或失效的器件、设备、分系统或系统。许多器件、设备、分系统或系统可以既是干扰源又是敏感的噪声受体设备。

依据上述现象分析，三者只要解决其中一个就可以完成 EMC 设计目的，而从这个角度来看测试规划也是如此，所以如果执行 EMI 测试就通过辐射或是串音（串扰）和传导方式，此时敏感设备就是天线与接收机，若要执行 EMS 测试，那敏感设备就是产品，而此时的电磁干扰源就是像雷击、静电、快速瞬时脉冲等信号产生器，故设计及测试都是通过这三点来加以应用。电磁兼容性标准和规范进而分为两大类：电磁干扰（EMI）和电磁耐受性或免疫力（EMS）测试，在不同频率范围内，采用不同的耦合方式进行；当噪声源为待测物，而噪声受体为量测仪器时，此即为 EMI 测试；反之，如果噪声源为干扰信号的产生仪器，而噪声受体为待测物时，此便为电磁耐受性测试（EMS）。任意电子电机设备可能既是一个干扰源又是一个被干扰者，因而电磁兼容性测试往往包含电磁干扰测试（EMI）和电磁耐受性测试（EMS）。

为了实现电磁兼容性的设计与各类电气产品对应的验证测试，我们必须从上述三个基本要素出发，从技术和组织两方面着手。所谓技术，就是从分析干扰源、耦合路径和敏感设备着手，采取有效的技术，抑制干扰源、消除或减弱干扰的耦合、降低敏感设备对干扰的响应，以及对人为干扰进行限制，并验证所采用技术的有效性。组织，则是制订和遵循一套完整的标准和规范，进行合理的频谱分配，控制与管理频谱的使用，依据频率、工作时间、天线方向性等规定工作方式，分析电磁环境并选择地域，进行电磁兼容性管理等。

电磁兼容性是电子设备或系统的主要性能之一，电磁兼容设计是实现设备或系统规定的功能、使系统效能得以充分发挥的重要保证，因此必须在设备或系统功能设计的同时进行电磁兼容设计。由于电磁兼容设计的目的在于使所设计的电子设备或系统在预期的电磁环境中实现电磁兼容，因此其要求是使电子设备或系统满足 EMC 标准的规定并具有以下两方面的能力：

（1）能在预期的电磁环境中正常工作，并且无效能降低或故障的状况。

（2）对该电磁环境而言，不是一个电磁污染源而影响周围其他设备的正常运作。

为了实现电磁兼容的环境，我们必须深入研究以下 5 个与标准法规制定息息相关的问题：

(1) 对干扰源的研究, 包括干扰源的频域和时域特性、产生的机制及抑制方法等的研究。

(2) 对电磁干扰传播特性的研究, 即研究电磁干扰如何由干扰源传播到敏感设备, 包括对传导干扰和辐射干扰的研究。传导干扰是指沿着导体传输的电磁干扰, 辐射干扰即由组件、部件、连接线、电缆或天线, 以及设备系统辐射的电磁干扰。

(3) 对敏感设备抗干扰能力的研究。

(4) 对测量设备测量方法与数据处理方法的研究。电磁干扰十分复杂, 测量与评价需要有许多特殊要求, 例如测量接收机要有多种检波方式、多种测量频宽、大过载系数、严格的中频滤波特性等, 还有测量场地的传播特性与理论值的符合性要求等; 如何评价测量结果也是个重点问题, 需要应用概率论、数理统计等数学工具。

(5) 对系统内、系统间电磁兼容性的研究。系统内电磁兼容性是指在给定系统内部的分系统、设备及部件之间的电磁兼容性, 而给定系统与它运行时所处的电磁环境或与其他系统之间的电磁兼容性即系统间电磁兼容性, 这方面的研究需要广泛的理论知识与丰富的实务经验。

此外, 还应当指出的是, 由于电磁兼容是抗电磁干扰的扩展与延伸, 其研究的重点是设备或系统的非预期效果和非工作性能、非预期发射和非预期响应, 而在分析干扰的叠加和出现统计概率时, 还需要按最差的情况考虑, 即“最差原则”, 这些都比研究设备或系统的工作性能复杂得多。由于电子产品都必须经过电磁兼容性的测试, 配合相关产品的技术与性能要求所对应的标准规范进行最完整和严格的检测, 以确保该产品在实际使用的情境下能与其他电子电气产品的操作正常共存。其中一项是主动性的电磁干扰测试, 测试电子电气产品或机器在运行过程中是否会产生影响其他系统的电磁干扰噪声, 而另一项测试则是被动性的电磁耐受或抗扰能力测试, 目的是测试产品或机器在运行过程中, 具有忍受周围电磁环境影响的能力, 也唯有同时通过这两项检测才能算是安全性比较高的电子产品, 才能获得验证上市。因为被动性的电磁耐受性测试相较于主动性的电磁干扰测试较易对待测产品造成破坏性, 所以在一般双向性的噪声耦合途径状况下, 测试与执行对策排错的顺序就会以电磁干扰测试项目为先。

由于产品操作的电磁环境是否是特定的、可以预期的, 其电磁噪声的强度与频率范围会有很大差异, 所以在测试标准的最上层, 先制定一般或通用标准, 这种一般标准会规定要用在工业用的环境、商业用的环境、医疗用的环境、汽车用的环境中因环境效应引起的测试项目与限制值要求, 在适用的环境操作下一般产品的性能会有怎样的电磁影响; 然后就会说明因为产品须使用在同一电磁环境共容的情况下, 所使用的仪器设备或模块(次系统)就不应该产生超过标准规范规定的电磁干扰强度, 所以必须据此定义限制值, 该限制值是依据目前产品类别的工艺技术与耗电情况在一般使用情况之下它可能产生的噪声水平有多高以及与可能受影响的周围其他产品距离而制定, 因此就有在距离三米或十米时, 电磁干扰水平不能超过多大的限制值, 而这就是规范从信号源端往外传送的电磁干扰发射现象, 也就是限制噪声源的电磁辐射。

而另外一个制定电磁干扰限制值的方式则是通过产品或组件的操作环境中的敏感电路电磁耐受度或抗扰度, 再定义出噪声耐受余裕度能承受的其他干扰性组件的电磁干扰水平。如放大器、传感器等对电磁噪声的免疫能力, 即环境中的设备、次系统的电磁耐受性水平, 如汽车电子模块的耐受性标准(ISO 11452-xx)有超过十项的测试, 这是因为对汽车来说安全影响因

素最重要,越来越多的动力与电子装置控制系统会不会导致误动作,最常看到就是电子控制系统产生的爆冲和煞车失灵问题,确实是因为电路系统产生问题造成干扰现象,所以就特别有电磁免疫性(抗扰度)的要求,这是因为已经知道汽车行驶的环境中,附近可能有很多的高压电、变电厂、汽车内外的无线通信装置等,那些高压电、变电厂都会产生很强的电场和磁场噪声,若未加以防护则电子控制系统可能会出现问题,抗扰度或 EMS 的能力越强就越不容易遭受干扰,但其对有用信号的敏感度也同样会变差,进而可能影响电路效能。

针对各种电子产品在规范环境的 EMC 要求,各国主管部门都有对应的产品认证规定,例如,卫生部针对所有的医疗产品与设备、交通部针对汽车等交通工具等进行各种频率使用管制规范以及 EMC 规格要求,因为频率是非常昂贵的公众财产,而且也要确保人体的健康,例如手机要管制近场的比吸收率(SAR),是因为发射体靠近人体一般是在 6cm 的距离以内,场强多大可能对人体造成影响,另一个则是管制基站的最大允许曝露量(MPE),通过管制远场电磁波对人体健康的评估,以便让各种设备在复杂的电磁环境中均能正常的运作,而且也不会对人体造成危害,也因此产生了很多 EMC 测试实验室,甚至所有的产品后面都一定会有 EMC 合格标识,以确保产品符合全球各地的对应 EMC 要求,例如 CE 的是欧洲市场, FCC 的是美国市场, VCCI 的是日本市场, BSMI 的是台湾市场。

然而,除了目前针对成品系统所规范的系统间电磁兼容性标准外,系统内性能的电磁兼容性问题,也就是系统内的零部件、电路板、模块、装置等,两两之间也可能会互相干扰影响,因此若将前面的电磁兼容性测试含义引入产品设计的系统整合规划时,即可借助 EMC 设计规划与噪声概算(Noise Budget)的应用,通过部件的摆放布局与信号传输布线改善其 EMC 特性以达到系统间与系统内的 EMC 要求,后续章节会有更详细的应用说明。

1-2 电磁兼容的发展趋势

通过前面的 EMC 含义说明我们即可了解 EMC 的目的,也就是在当前科技发展越来越快,系统的整合性越来越强,而产品与组件体积越来越小,在所有功能不变,耗电也没有减少的情况下,如何在一个更小的空间里面,而且组件或装置之间彼此的互相影响越来越明显的趋势下,通过原理分析与仿真来符合 EMC 的设计目标与性能要求。所以在生活中电气及电子设备数量不断增加,而且无线通信频谱使用范围越来越广,尤其是全球积极推行物联网与车联网应用的情况下,EMC 的问题将更加复杂。物联网代表生活周遭与包含人体在内所有的一切都会有各种不同形式的传感器,就像是植入在身体里面,能控制人体的血流、心跳等装置,以及越来越多的环境电子感测与控制对象,让电磁环境越来越复杂,所以除了目前使用到的广播与通信频谱,会因为无线通信的传输速率与频宽需求而将频谱向高频延展,后续也会因为智慧车辆与 ITS(智能型运输系统)的发展而有防撞雷达、车联网与自动导航的技术应用,而且现在汽车的防撞雷达技术已经相当成熟,应用也逐渐普及,目前有部分无人驾驶车即将或已经问市,而无人驾驶车的行驶方式一般要靠与其附近车辆和道路环境进行通信联络与感测控制,以及前后车辆的防撞控制与导航规划,甚至通过地面上的传感器交通分隔线,以防止车辆偏移或偏离车道,以及跟道路旁边的无线网络信号柱(一般为 5.6 或 5.9 GHz)持续进行联网沟通,而在这样的智慧城市环境下,电磁环境只会越来越复杂。

早期的电子产品较少考虑电磁兼容性(EMC)的问题,主要是因为电路速度慢、电子

零部件因操作时供应电压较高而有较大的噪声余裕度、无线通信系统尚未形成复杂的电磁环境或污染，以至于在产品周期长的情况下，商用产品的设计多强调自身功能而非使用时的电磁环境效应。所以过去在设计电路布局或走线时，因为频率较低、信号波长不足以导致传输线效应，因此 EMC 设计必须考虑的因素相对来说并不多，只要遵守基本安全规则就足够了，但随着半导体制程的发展、系统接口传输速度的增加、数字电路操作的频率上升，在传输线效应与电磁场耦合效应逐渐明显的情况下；同时，在其操作频率快速提升、供应电压渐渐降低，但消耗功率在效能提升的前提下却不减反增（遵循着 Moore 定律的半导体制程法则），以至于在 IC 的电磁耐受度上面更明显遭遇严重问题，因此传统的电路设计规则已渐渐无法防止电磁效应所产生的干扰影响；同时，IC 设计已进入封装系统（System in Package, SiP）与芯片系统（System on Chip, SoC）设计，甚至是三维制程（3D IC）的先进半导体时代，因此电磁兼容领域的研究最近几年也渐渐从传统的频谱管制、系统产品规范演变到将 EMC 的设计与规范运用到模块与 IC 上，以便在设计整合阶段即可将噪声概算的观念导入组件的质量管理范围，及早从电磁干扰源端有效达到电磁兼容性设计的目的，也就是说，EMC 设计必须提升到研发的境界，从系统整合的观念来思考产品的性能规划与规范要求，而不再像传统的 EMC 管制流程，等到产品开发完成进入性能测试与标准验证阶段再要求产品开发链最下游或最低阶的 EMC 工程师通过各种补丁式的滤波或屏蔽技巧来进行事后补救，那样不仅增加对策材料的成本，更会延误产品上市的时机。

在现今电子信息技术日益普及的数字化社会，笔记本电脑及移动通信设备的使用需求越来越大。对于想要随时随地上网、执行导航定位、体验移动创新应用的消费者和专业人士来说，高速数字运算与各种无线通信模块已经变成移动设备不可或缺的一部分。为确保在此种数字经济发展的过程中所有的便携式移动设备能够正常运行，以及减轻恶劣的电磁环境对人体及生态产生不良影响，加上民众的环保意识抗拒基站在住家邻近区域建置，使得一般型稍大功率的基站数目会越来越少，因为基站的覆盖范围如果要大，那么发射功率就必须要强，但大的发射功率对邻近居民的健康就可能造成影响，因此随着无线通信产业与技术的发展，基站已经逐渐朝覆盖率较小但可更有效提升频谱使用效率与数据传输率的小细胞方式建置（如 Pico-Cell 或 Femto-Cell），对电信系统业者而言虽然必须增加建置数量与成本，但可以配合比较小的基站发射功率，因为信号强度可能也会相对下降，在不影响通信质量的条件下就必须改善无线设备的接收灵敏度。此外，因为无线或移动产品内一般都包含数个不同系统的无线通信模块（例如个人网络 Bluetooth、局域网络 802.11x、移动网络 WCDMA 或 LTE、定位导航 GPS 等），若要各模块间在收发之际能够兼容共存，EMC 的设计也必须从系统整合的角度来看，如 RF 射频模块、天线、数字电路、模拟敏感电路等如何将其组合在一起才会获得最好的性能，而且每个产品内部都有各种不同的功能模块，要能够让彼此共存而不相互产生干扰就必须靠组件摆置、PCB 布局走线等技术使产品能够符合电磁试验与性能规格的要求。

而随着半导体产业的蓬勃发展，数字组件的速度与效能也逐渐向上延伸，加上消费性电子产品流行、无线通信设备的小型化且附加功能越来越强大的趋势下，在越小体积的平台下放入更多的无线设备和功能更强大的数字系统，在越多模块同时作用下（如笔记本电脑内部加入 GSM、WLAN、GPS、Bluetooth、DVB-H 等天线模块时），系统设计工程开发人员所需要注意

的焦点就不仅仅是探讨在电磁兼容法规所关注的设备与设备间的问题,更是演进到模块与模块间、模块与集成电路零件间以及电子零件与零件之间干扰所造成的性能恶化问题。为了解决不同厂商所制造的模块和电子组件间电磁干扰与兼容性问题,以及减少产品本身所产生的电磁辐射对通信频段的干扰,无线通信模块与数字系统的共存也成为目前无线通信与汽车电子产品量产出货前的重要性能认证之一,以便改善无线通信传输效能及进行电磁噪声成因分析抑制的设计技术,进而达成提升集成电路生产效率与降低生产成本的最佳方案。

由前述电子产业发展趋势的说明可以清楚地了解电机电子产品的 EMC 设计挑战将越来越严苛,而且必须深入分析其效应产生的根因,而不再只是表层所显现出来的 EMC 现象进行补救措施而已,所以 EMC 技术的要求与发展趋势必将朝以下方向发展:

(1) 第一阶段:符合系统间(Inter-System)标准规范要求,其设计与改善对策有天线设计、吸波与屏蔽材料的应用、滤波器等。

(2) 第二阶段:进行系统内(Intra-System)模块的噪声耦合分析,其在载台噪声的设计与改善目的,即在利用个别集成电路(IC)与模块的电磁干扰噪声分析设计出符合汽车制造商与移动通信系统厂商(电信业者)对性能的技术要求,如 CTIA、3GPP、美国三大车厂的要求等,而此目标要求则必须事先建立 IC-EMC 的行为特性模型。

(3) 第三阶段:进行硅芯片与封装层级的噪声产生与耦合分析,目的在于能从电磁干扰的源头即进行设计管控,其发展方向将是集成电路(IC)的电磁干扰噪声预算和集成电路(IC)的电磁噪声模型,以提供给产品设计与系统整合人员参考。

从图 1-5 所示的 EMC 国际标准发展状况可以更明确地发现除了测试标准已经逐步由系统到芯片、由外而内进行模块与芯片的 EMC 测试验证,以达到 EMC 设计的目的外,更将 EMC 模型设计的标准导入整个流程,以达到有效协助产业发展和系统整合的 EMC 管制目的。

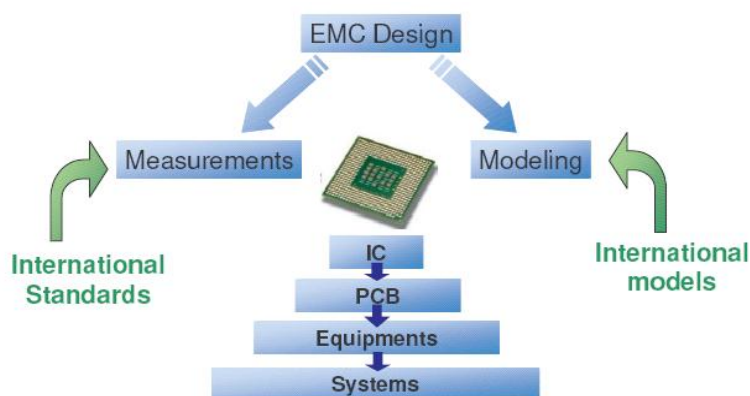


图 1-5 EMC 国际标准发展架构

1-3 电磁兼容面临的技术挑战

鉴于近年来 IC 制程技术发展相当快速,现已进入纳米时代,所设计的电路速度也已进入到 GHz 的范围,然而这些半导体产业的进步却衍生出如信号完整性(Signal Integrity)、电源

完整性 (Power Ontegrity) 与电磁兼容性 (EMC) 等相关议题, 使得将射频电路、模拟电路、数字电路等整合到单一系统芯片 (SoC) 或是系统封装 (SiP) 在整合实现时将变得更加困难。因为一般的数字电路区块是干扰源, 而模拟组件与感测电路是电磁敏感电路或是抗扰性比较弱的部分, 因此在积体化的整合过程中, 其间的电磁噪声隔离与抑制技术便亟待解决。随着集成电路 (IC) 速度越来越快, 所造成的电磁干扰问题也越来越严重, 集成电路 (IC) 已成为电子系统的整体电磁干扰能量的重要来源。

一般而言, EMC 的问题越往源头越容易解决, 而且解决的成本较低, 因此 EMC 技术发展的趋势是由系统开始, 然后逐渐朝模块与电路板设计方向研究, 未来则无可置疑地往芯片层级解决 EMC 的问题。而随着制程技术的进步, 开发一个 IC 的成本与困难度也变得越来越高的, 为了降低 IC 开发的成本与风险, 加快产品进入市场的时间, 我们通常想在设计阶段, 即在 IC 未制造前, 即能解决 IC-EMC 相关的问题。

然而, IC-EMC 这个领域是希望通过事先对 IC 进行 IC-EMC 量测, 再以 EDA 软件进行仿真与分析, 进而建立 IC 的电磁行为模型, 以便提供给 IC 设计 EDA 软件在设计阶段即可进行 IC 电磁行为模型连接。换句话说, IC-EMC 的解决方案是通过改变传统的 IC 设计流程来解决以往需要等到产品制造完成后再进行 EMC 测试, 等发现 EMC 不符合规定或客户要求规格时才作 EMC 对策的事后补救方式, 改变为: 在设计阶段即对 EMC 作验证模拟, 使通过 EMC 模拟分析与验证后的产品在 IC 制造完成后进行电路系统的整合, 即能符合相关的 EMC 规定要求, 这样即可有效地减少产品因失败而蒙受巨大损失的风险, 并利于缩短产品进入市场的时间, 降低产品成本, 使具差异化与个性化的产品在市场上更具竞争优势, 而且目前也已有部分国际 IC 大厂在其产品目录中已附有 IC-EMI、IC-EMS 的测试报告供客户设计参考, 以便在产品的设计阶段即可引用数据进行 EMC 设计规划。

电磁兼容技术是跨学科的研究议题, 因为除了必须知道电子电路学的基本概念与功能设计、天线的特性与结构效应、放大器的灵敏度效应等知识之外, 还是产品设计流程的重要一环, 因为它是非常实务的, 所以必须在电子性能设计、机构设计、EMC 设计验测等团队之间密切交流合作方能达到一致的目标, 然而目前的产品开发流程却大部分仅着眼于功能的设计, 欠缺系统整合时的 EMC 设计规划与技术, 直到产品完成后才在 EMC 测试时发现不符合的问题, 进行事后的补救而延误商机, 因为电磁兼容的设计目的是在有限的空间、有限的时间、最低的成本等条件下, 在竞争激烈与产品周期渐短的市场有效达到产品的 EMC 符合性, 因此这种传统技术本身与设计流程不完整的隔阂将是未来高速高性能产品开发时的最大挑战。

因为一般在研发工程阶段都是依照基本电路原理设计使功能呈现, 所以 RD 研发工程师都是关注数字逻辑电路, 其工作所观察的信号水平都较高 (如伏特 V 或安培 A 等级); 而在信号完整性工程阶段, 其目的是降低信号失真度、完成阻抗匹配, 信号完整性 (SI) 工程师所观察的信号水平则较低 (如毫伏特 mV 或毫安 mA 等级), 但基本上 RD 和 SI 都是利用时域分析, 通过示波器观察性能会不会失效或失真, 然后利用傅里叶转换将信号波形转换成频谱, 最后在电磁兼容性工程阶段为确保产品能够符合 EMC 规格可使用无误与正常售卖, 电磁兼容 (EMC) 工程师必须了解各国法规, 并处理频谱范围更广、信号水平更小的对象, 因此必须具备更全面更敏锐的观察与分析能力。这些可由图 1-6 加以说明。

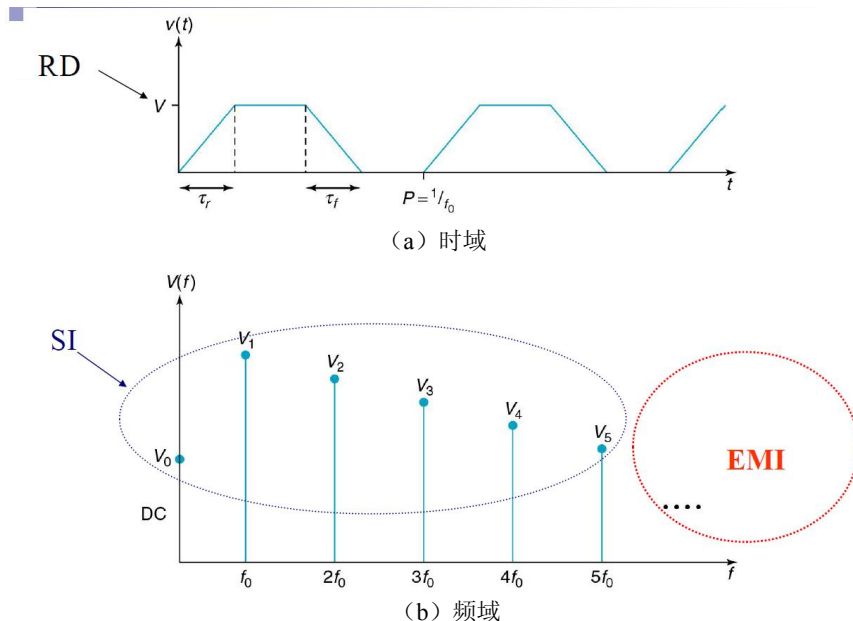


图 1-6 时域与频域分析

为了面对未来 EMC 的设计挑战，我们必须改进 EMC 设计流程，有效整合产品开发乃至上市所需的各种技术。传统的产品开发流程都是通过设计功能模块的连接，利用各模块规格来设计机械结构和电子电路、工业设计外观和螺丝定位锁定位置、不需要螺丝使用夹合方式等逐序进行，但产品的结构设计，对于无线装置上的天线摆放位置是否会互相耦合、不同组件位置会产生何种干扰影响，则尚无太多相关的设计指引（Design Guide），EMC 特性往往会因设计不同而有很大差异，所以本书的目的即在通过系统性的根因分析与案例模拟，协助读者进行 EMC 设计准则（Design Rule）的建立，以便后续在有限时间内可通过设计准则了解如何以最有效益的组合达到 EMC 设计的目标，因为很多 RD 研发工程师都是数字电路专长，不懂如何有效使用设计准则来缩短设计周期，所以很多产品在使用几乎相同的零部件情况下、使用同样或类似的电子模块和仿真软件组合也有好坏差别，最终生产出来的产品其性能与 EMC 特性的优缺点就会差异很大，因此通过设计准则的建立并整合至设计流程（图 1-7）即可有效地克服 EMC 设计的问题挑战。

因为电磁兼容法规的要求是各国主管机关针对成品实际运行现象的测试管制，而在电路设计时只要有正常的功能操作则信号源到负载端到接地难免会形成一个回路，任何的回路就会有电压与电流的传送，进而产生无可避免的电场和磁场，此种电磁扰动（Disturbance）即称为正常模式辐射（Normal Mode Radiation），其水平通常都很小，不会造成明显的干扰效应，但是因 EMC 设计不良、组件的非理想特性、组件的摆置或布线及接地不良都会产生共模噪声，而其造成的共模辐射（Common Mode Radiation）的水平通常都较大，容易导致明显的干扰效应。因此 EMC 的要求是只要电磁扰动现象不超过限制水平而造成干扰即可，所以各种不同标准会针对各种产品制定等级不同的限制值。

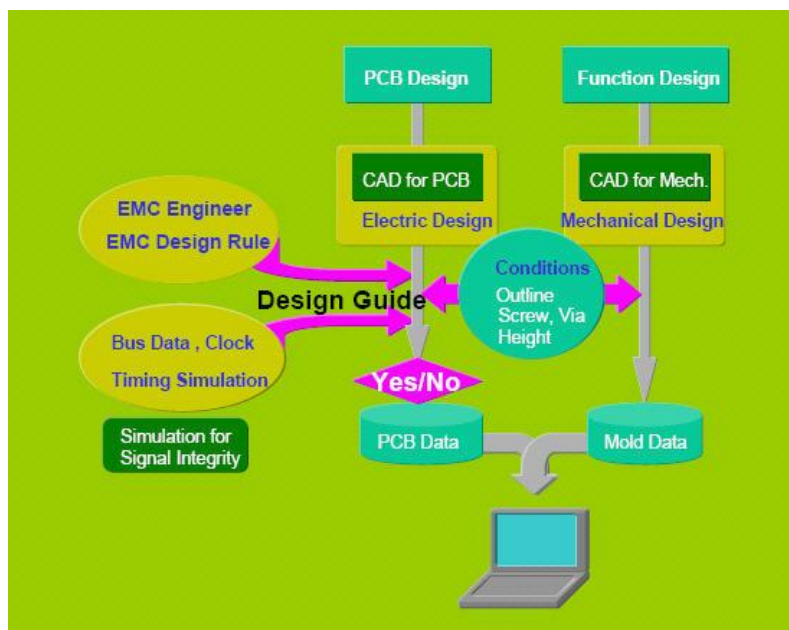


图 1-7 产品开发的 EMC 设计流程

然而 EMC 管制的是表层的现象，其问题产生的根本原因则是电源完整性与信号完整性问题，其间的关系可由图 1-8 表示。

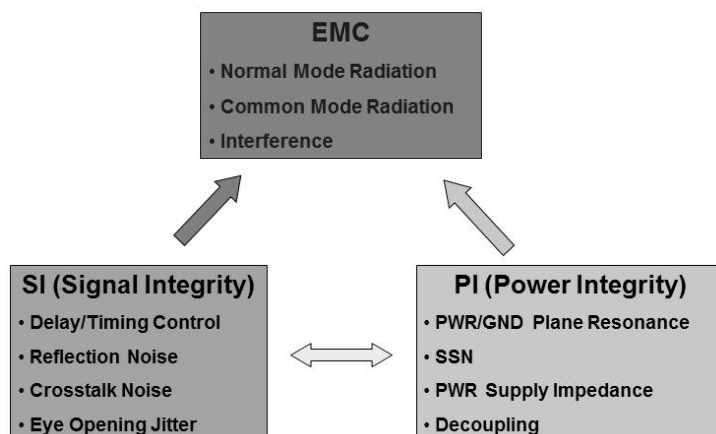


图 1-8 EMC 现象与根本原因的关联性

电源完整性问题的出现是因为接地设计不好或是使用的去耦合组件特性不好而造成的；其他原因有：在 PCB 板的电源层（Power）与接地层（Ground）形成夹层，其间的电源与接地层形成共振腔，瞬时噪声能量会在其中共振传播，若有贯孔穿过则噪声将耦合到贯孔上或是通过 PCB 边缘辐射出去。逻辑门的瞬间同步切换噪声在产品设计时需要知道会有多少位同时切换，若有 n 个位同时转态则噪声电流必须乘上 n 倍，辐射场强也将变为 n 倍，而造成电源位准的瞬间陡降（Voltage Droop）与接地层的噪声位准弹跳（Ground Bounce）。若 PCB 板层结构产生共振或电路组件非理想特性中的寄生电感、电容、电阻效应造成参考电压差异时，即会产生

生电源完整性问题而导致共模噪声电压,因此电源完整性的目标便是高速电路的电源供应阻抗要低,尤其是供应电源或接地导线的电流会产生磁场,而有磁场就有对应的电感效应,电感阻抗却又随频率增加而增加,因此要降低电源阻抗则线要短、宽,而接地组态则是可利用多点接地;至于在高频或高速电路切换时,则可以利用去耦合电容降低电源阻抗,因为电容随频率增加阻抗变小,或通过缩小电源回路来降低寄生电感效应。

然而电源分配网络在未来 PCB 设计上会面临越来越严重的挑战。因为一般在电路系统只有一个电源输入,但由于各种功能的电子电路要得到适度的偏压,所以就需要有变压电路或组件,但电源会因为高速数字电路操作越快,状态切换时原本稳压的电源就会浮动,因为电源完整性是要确保电源偏压 V_{dd} 与参考接地 V_{ss} 的正确性,当接地不好时切换噪声电流会使参考电位弹跳,进而造成偏压点或电路操作点的偏移而影响性能;而当电源参考区域与外部连接时,其共模噪声就会通过电源与接地传送出去,因为接地和电源都浮动而与外部结构形成一个寄生回路而造成严重影响电磁干扰的共模辐射。

信号完整性的目的是要能控制频率与数据信号的有效传输,但因为线材不同会造成传输速度差异,线材长度不同也会导致传输时间差异,而因为时序若未控制好,或因为阻抗不连续造成信号反射与涟波、走线紧靠造成的信号串扰、因使用的材料损耗过大而造成衰减与失真,都将导致眼图和时序产生问题而让系统误动作。发生在高速数字电路的 SI 问题可以归纳为以下各项:时序 (Timing)、反射及涟波 (Reflection and Ringing)、终接 (Termination)、串音干扰 (Cross-talk)、眼图 (Eye Diagram)、偏斜 (Skew)、时间抖动 (Jitter)、损耗 (Loss) 和符号间干扰 (ISI) 等。

此外,由于无线通信系统的高接收灵敏度要求,让通信频谱内的噪声位准甚至较一般电气产品的要求更严格,以确保通信效能的规格。图 1-9 所示范例是一个频率为 200MHz 的数字逻辑信号,其经过傅里叶转换后的频谱分布包括了奇次谐振与偶次谐振,若工作周期 (Duty Cycle) 越接近 50%,则偶次谐振的位准就会越小,另外图中也显示目前为主要的通信与广播系统频段分配,而范例的 200MHz 数字信号所产生的噪声就会明显地干扰部分系统的接收效能。

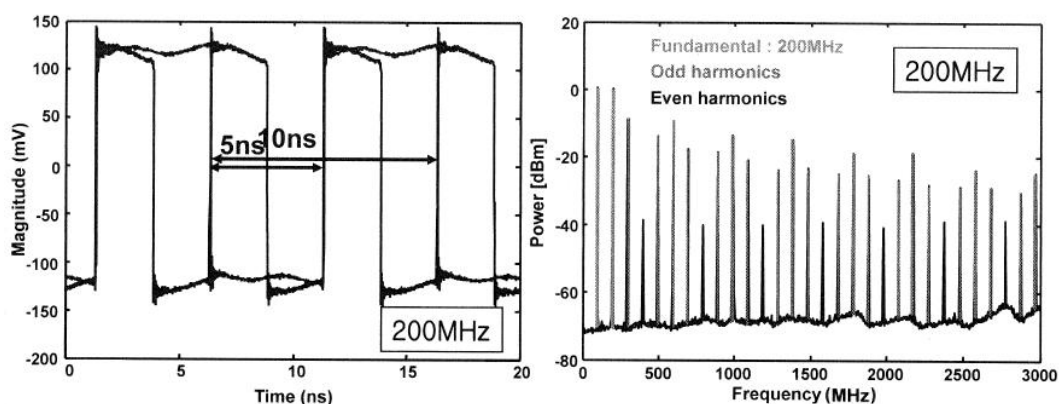


图 1-9 数字频率波形与其频谱所影响的通信系统

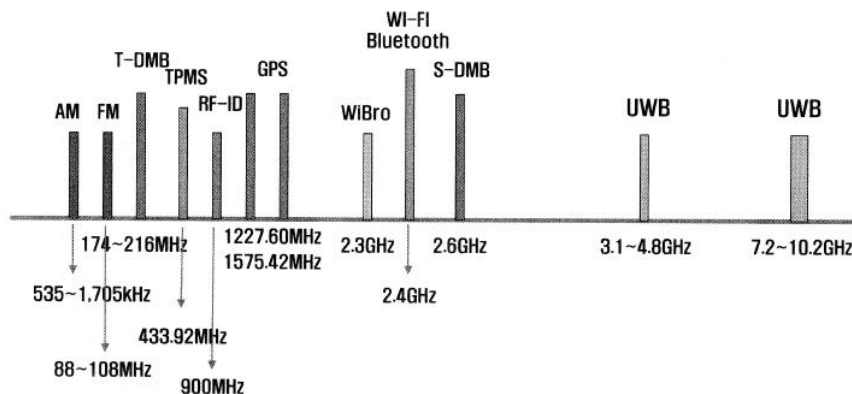


图 1-9 数字频率波形与其频谱所影响的通信系统（续图）

然而，因为一般产品是由许多 PCB 板模块构成的，而 PCB 板由许多 IC 组成，IC 又包含许多如 SIP 等的封装结构，封装结构再由晶元（die）与走线构成，最后才到晶元内部的功能与逻辑区块。一般讨论的芯片 EMC 是探讨晶元里的噪声源，而不谈其耦合路径，这是因为晶元（die）很小，其结构尺寸不会造成多强的辐射，严重的是在 IC 内部的状态切换产生的噪声经由接脚（Pin）到 PCB 走线再到主板，所以传输路径的复杂程度可以从 die 到 SIP 层级，从 SIP 到好几个组件构成的印刷电路板层级，多个印刷电路板构成的 PCB 或主板层级逐步分析，图 1-10 即显示了一般电路层级与功能复杂度的架构。

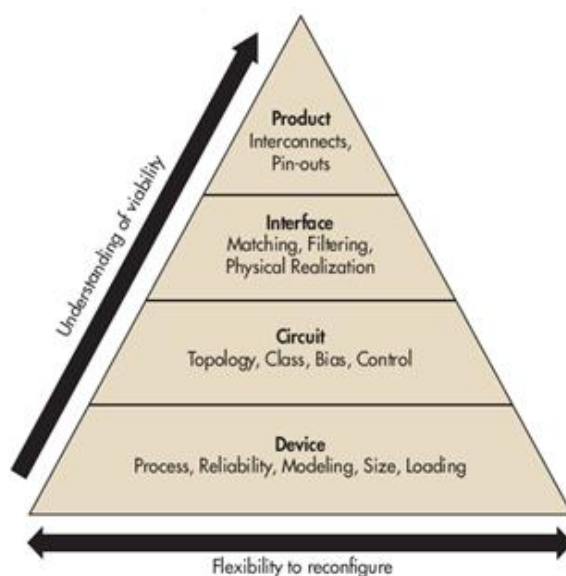


图 1-10 电路层级与功能复杂度的架构

图 1-10 最底层显示的是 IC 组件的制程、可靠度、模型、尺寸、负载效应等，因此若要研究 EMC 的根源，则必须从 IC 层级的 EMC 效应去评估它是如何造成产品与系统层级问题的，因为各种不同的制程所产生的寄生噪声特性也都不同，例如组件的尺寸越大，噪声可能越大；负载越多，消耗电流越大，噪声也会越强。接着在上一层则是由各种 IC 组成一个功能电路板所需考虑的因素，例如多点接地、偏压部分的电源完整性（PI）设计，或是利用差模传输电路、

阻抗匹配设计的信号完整性 (SI) 议题。在上一层级的功能接口则涵盖像滤波电路、PCB 板的具体实现与阻抗匹配等议题。最上层则为产品, 产品层级必须知道采用何种接口、信号管脚安排, 以及交联电路的规划, 以确保产品的输入输出接口不会将底层的电磁噪声传送出去。

以图 1-11 所示的混合数字射频系统为例, 这是一个典型的无线通信产品架构, 包含有一个外部天线, 结构内部还有 PCB 板、CPU 处理器、散热片、内存、I/O 控制接口与数据总线, 如果结构上还有散热孔或耳机孔, 就可能会将内部数字噪声辐射到产品外部, 然而产品内部也会有噪声源间的交互耦合, 或可能通过接地传导或金属接地结构产生干扰效应, 所以就容易产生 RF 射频电路与数字噪声间的互相干扰, 尤其当内部噪声耦合到外部的天线时, 如何判断天线接收到的是有用信号还是邻近的载台噪声呢? 假如 RF 射频电路噪声位准 (Noise Floor) 变大, 那么 RF 电路的设计效益就没有用, 因为如果设计的 RF 射频电路噪声位准比别人少 0.5dB, 但如果因为组件的布局不佳而使邻近的数字噪声耦合产生 1dB 的干扰噪声, 那等于射频电路的效能改善完全无效, 甚至使传输距离变短, 这就是射频干扰 (RFI), 也是目前 EMC 研究中最严苛的设计挑战议题。

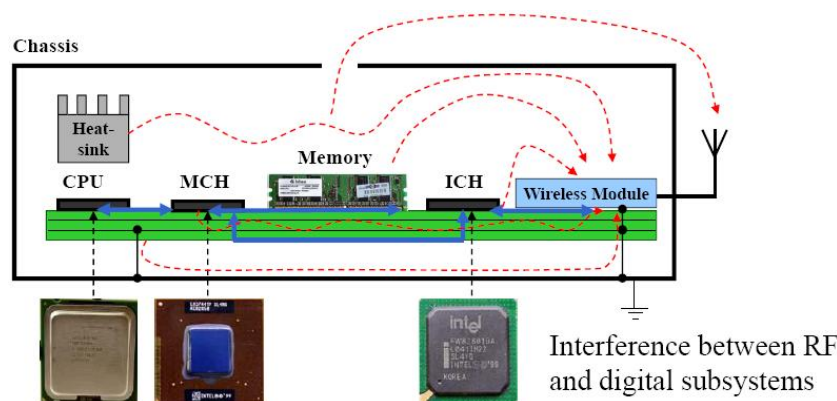


图 1-11 混合数字射频系统的内部干扰耦合

图 1-12 所示的范例是内建天线的混合数字射频封装系统的内部干扰耦合机制, 此图显示封装系统采用隐藏式天线, 因此数字噪声部分更会直接在内部交互耦合, 那么封装材料究竟是要采用金属材料还是磁性材料就要考虑遮蔽的是外部的远场电磁波还是内部的近场噪声, 而且因为封装材料形成阻抗不连续也会产生共振耦合, 所以必须清楚地知道哪些是噪声源。一般噪声源如果是组件或导线激发造成的, 那么就可以假设为噪声电流密度 J , 而如果是槽孔所激发造成的干扰辐射, 此时就可以将噪声源假设为磁流密度 M , 接着就可以通过天线理论进行辐射场的分析, 因此若能了解到整个构造何处有槽孔所造成的磁流或是金属导线或组件产生的电流, 进而分析噪声的传播路径是通过传导还是辐射的方式耦合到天线而使射频电路噪声位准效能恶化, 而此种载台噪声的量测方式将天线直接连接到频谱分析仪就可以感测得到天线邻近的干扰噪声。

未来产业还将面临的问题、发展过程中迫切需求的 EMC 设计与分析技术可以图 1-13 加以说明: 一个 PCB 基板上面有经过封装的晶元 die, 而前面谈到的所有瞬时逻辑同步切换噪声都产生于 die 内部, 噪声可能会通过封装架构传送出去, 而 PCB 上产生的噪声会在电源与接地层间形成共振传播, 最后再从 PCB 边缘散逸出来, 而若 die 与封装结构尺寸较大时, 就会

形成共振进而直接将电磁噪声辐射出去，因此 IEC 61967-2 的横向电磁波室（TEM Cell）就是针对此种机制进行侦测；IC 层级的 EMC 问题与挑战在未来的 3D IC 制程中将会更加明显，当逻辑状态的切换噪声电流造成参考电源浮动时，因为需要稳压电路，所以必须使用去耦合电容来稳定电压，而一般 3D IC 的最上层可能是像天线或传感器等的敏感电路，内层则多为数字电路，以往的干扰源 IC 与敏感电路距离较远，但现在则是整合在同一 IC 的不同叠层，而且若旁边就有一收发天线时，那噪声就会直接耦合进来，3D IC 对环境静电产生的抗扰能力一般都较差，而且当静电耦合到连接器或天线时就可能损坏或干扰内部组件，所以目前很多的 EMC 问题都与天线有关。

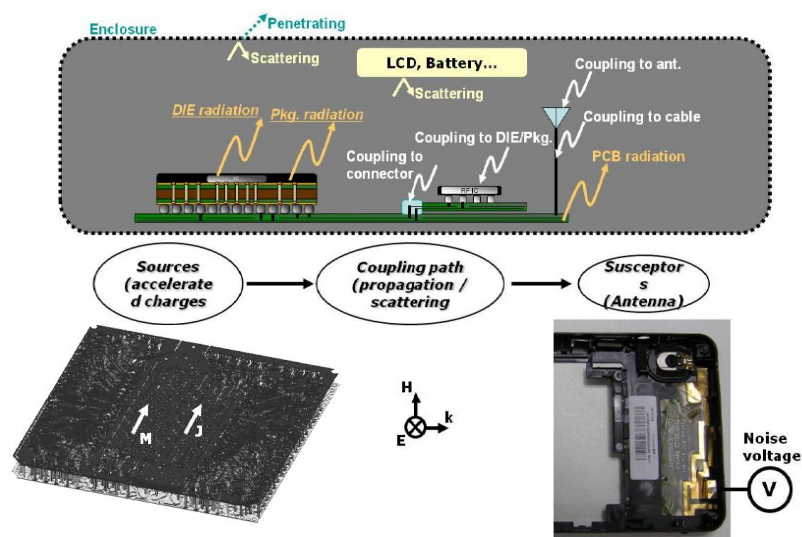


图 1-12 内建天线的混合数字射频系统干扰耦合机制

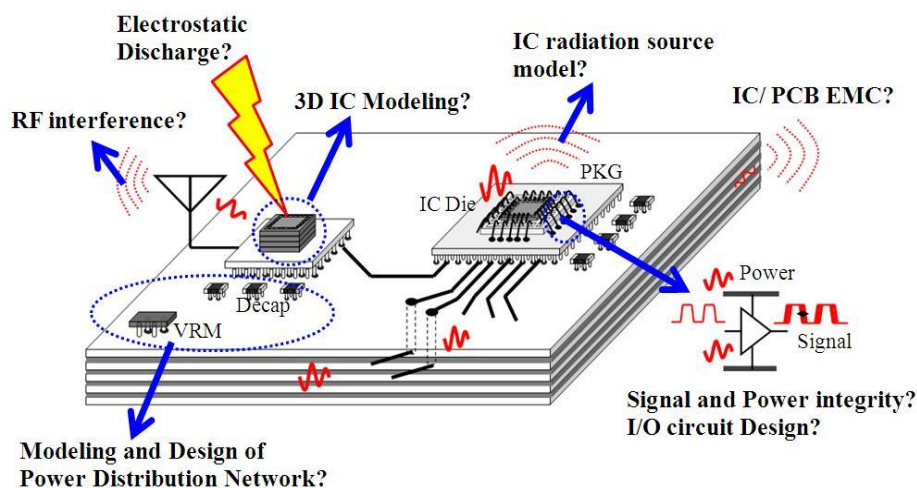


图 1-13 产业发展的迫切需求技术

因为未来的微系统会以 3D IC 的形式呈现,逻辑与功能区块从以往的水平摆置变成上下垂直摆置,而垂直摆置就会出现更严重的寄生效应。一般的 BEOL (Back End of Line) 是内层走线,可以是 PCB 板走线或 IC 走线,未来当 3D IC 因性能与耗电同时增加时,3D IC 内部温度会越来越高,若再结合外层的散热片,那电磁干扰问题就会越来越严重。因为电路架构与封装方式会越来越复杂,而 EMC 的设计挑战也随之更为复杂,因此如果能建立 IC 的辐射源电磁模型就可以通过天线或电磁理论,由 EMI 噪声根源逐步从 IC-封装-PCB-产品机构的整合 EMC 分析,最终达到 EMC 虚拟实验室的设计目标。